

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-042828

(43)Date of publication of application : 16.02.2001

(51)Int.Cl.

G09G 3/30
G02F 1/133
G09F 9/30
G09G 3/20

(21)Application number : 11-221732

(71)Applicant : TDK CORP

(22)Date of filing : 04.08.1999

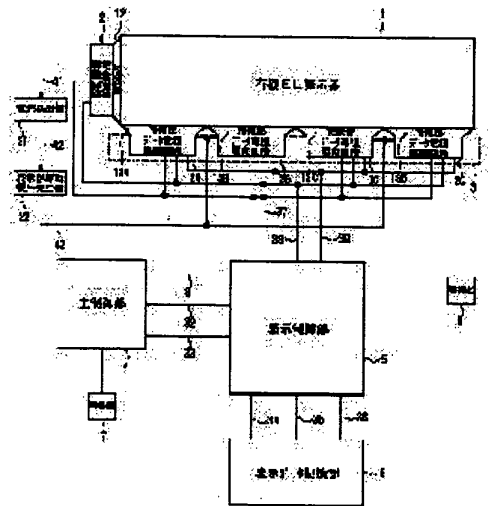
(72)Inventor : FURUKAWA HIROTADA
KAIDA YOSHIO

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the generation of a shadowing and to make obtainable a high quality display.

SOLUTION: The display device is provided with an organic electro-luminescent(EL) display 1, a scanning electrode driving section 2 and a data electrode driving section 3. The display 1 has scanning and data electrodes, which are arranged in a matrix manner, and organic EL elements which are formed at the crossing portions of the scanning and data electrodes, connected to the both electrodes and are used as plural light emitting elements. Moreover, the display device is provided with a current detecting section 21 and a display driving voltage generating section 22. The section 21 detects the total amount of the current flows in a scanning electrode driving circuit 2 as the value corresponding to the total number of the data electrodes simultaneously selected during the selection of the electrodes. The section 22 controls the voltage to be applied to the data electrodes being selected by the circuits 3A to 3D based on the total current amount detected by the section 21.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

電極とし、ホール注入電極を走査電極として駆動する場合との2つの駆動方式がある。

【0006】
【発明が解決しようとする課題】ところで、有機EL素子を用いた表示装置の問題点の1つにシャドローイングがある。シャドローイングとは、ある領域における駆動が隣接する領域の状態に応じて、本来の輝度から変化する現象をいう。以下、このシャドローイングについて説明する。

【0007】まず、図29を参照して、シャドローイングの一例について説明する。この図は、有機EL素子を用いた表示装置における表示画面の一例を示している。図29において、縦方向は走査電極の配列方向、横方向はデータ電極の配列方向である。図29に示した例では、表示画面の縦方向のほぼ中央部分における複数の走査電極に対応する領域において、ほぼ左側半分は有機EL素子が発光しない非発光領域112になっており、ほぼ右側半分は有機EL素子が発光する発光領域113となっている。これらの領域112、113の上下の領域は、各走査電極に接続された複数の有機EL素子が全て発光する発光領域111になっている。

【0008】有機EL素子を用いた表示装置において、図29に示したような図柄を表示すると、非発光領域112における有機EL素子と同じ走査電極に接続された発光領域113における有機EL素子の発光輝度が、発光しない有機EL素子が存在しない発光領域111における走査電極に接続された有機EL素子の発光輝度に比べて大きくなる現象（白抜け現象ともいう。）が発生する。この現象がシャドローイングの一例である。この現象は、表示品位を著しく低下させる。

【0009】図29を参照して説明した現象は、任意の走査電極に対して、発光している有機EL素子の数が増えるに及び、その走査電極に接続された発光する有機EL素子の発光輝度は、発光している有機EL素子の数が少ない走査電極に接続された発光する有機EL素子の発光輝度に比べて、相対的に小さくなる現象といえる。

【0010】次に、図30および図31を参照して、このようなシャドローイングが発生する原因の1つについて説明する。これらの図は、データ電極の状態と走査電極に流れる電流の関係を示したものである。なお、説明を簡潔化するために、図30および図31では、1つの走査電極に対して4つの有機EL素子E11〜E14を、また4つのデータ電極に接続されているものとする。まず、一般的に、有機EL素子はダイオード要素と容量成分との並列回路として表されるが、図30および図31では、容量成分だけに着目し、有機EL素子E11〜E14を、一端が走査電極に接続され、他端がデータ電極に接続されたコンデンサとして表している。また、データ電極の電圧は、選択状態のときにハイレベル（電源電圧Vcc）となり、非選択状態のときにローレベル（ア

ス電圧）となり、逆に、走査電極の電圧は、選択状態のときにローレベルとなり、非選択状態のときにハイレベルとなるものとする。また、走査電極駆動部は、走査電極に電源電圧Vccとアース電圧の一方を選択的に印加するためのスイッチを有しているが、図30および図31では、走査電極を選択状態にするか否かに応じて着目し、走査電極駆動部におけるスイッチを、走査電極をアース電圧に接続するか否かを切り替えるスイッチSWとして表している。

【0011】図30は、走査電極が選択状態のとき、4つのデータ電極が全て選択状態となっている場合、すなわち4つの有機EL素子E11〜E14が全て発光している場合を示している。この場合には、走査電極およびスイッチSWには、4つの有機EL素子E11〜E14を通じた電流が流れる。

【0012】図31は、走査電極が選択状態のとき、有機EL素子E11に対応した1つのデータ電極のみが選択状態となっている場合、すなわち1つの有機EL素子E11のみが発光している場合を示している。この場合には、走査電極およびスイッチSWには、1つの有機EL素子E11を通じて電流が流れる。

【0013】従って、図30に示したように4つのデータ電極が選択状態となっている場合には、図31に示したように1つのデータ電極が選択状態となっている場合に比べて4倍の電流がスイッチSWに流れる。そのため、図30に示した場合におけるスイッチSWのオン抵抗（オン状態における抵抗）による電圧降下V_{on}は、図31に示した場合におけるスイッチSWのオン抵抗による電圧降下V_{on}よりも大きくなる。

【0014】上述のことから、データ電極の駆動電圧が、選択状態となるデータ電極の数に関わらず一定であるとき、走査電極駆動部におけるオン抵抗による電圧降下の大きさに従って、有機EL素子に印加される電圧が変動する。ここで、例えば、1つの走査電極に配置された有機EL素子の数が256個である表示器を、走査電極駆動部におけるオン抵抗が30Ωである走査電極駆動部によって駆動する場合を考えると、30Ωというのは、走査電極駆動部におけるオン抵抗としては一般的な値である。データ電極の駆動電圧を12Vとし、1つの有機EL素子に300μAの電流を流すとすると、発光状態にある有機EL素子が1個の場合には、オン抵抗による電圧降下は0.009Vとなり、有機EL素子に印加される電圧は11.99Vとなるのに対し、発光状態にある有機EL素子が256個の場合には、オン抵抗による電圧降下は2.3Vとなり、有機EL素子に印加される電圧は9.70Vとなる。

【0015】このように、データ電極の駆動電圧が、選択状態となるデータ電極の数に関わらず一定であると、発光状態にある有機EL素子の数によって、有機EL素子に印加される電圧が異なり、その結果、有機EL素子

に流れる電流の電流密度が異なってくる。有機EL素子の発光輝度は、有機EL素子に流れる電流の電流密度に比例する。従って、ある走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、その走査電極に接続された有機EL素子の発光輝度が変化することになり、これにより、シャドローイングが発生する。

【0016】ところで、シャドローイングは液晶ディスプレイ（以下、LCDと記す。）でも起こることがよく知られている。LCDでは、画素の容量と電極等の抵抗とによって決まる特定数に従って走査電極の駆動電圧波形が鈍ってくる。LCDにおけるシャドローイングは、選択状態にあるデータ電極の数によって、走査電極から見た容量成分の値が変化して特定数が増え、走査電極の駆動電圧波形の鈍りの程度が増えることに起因して発生する。

【0017】LCDにおけるシャドローイングの対策として、特開平10-111670号公報には、選択状態にあるデータ電極の数によって、走査電極に印加する電圧の電圧値や時間幅を変化させる技術が示されている。

【0018】しかし、LCDにおけるシャドローイングの原因は、容量値（特定数）の変化に起因する走査電極の電圧波形の鈍りであるのに対し、電流で駆動される有機EL表示装置におけるシャドローイングの原因は、走査電極駆動部におけるオン抵抗による電圧降下によって、有機EL素子に印加される電圧が変動することである。上記技術では、補償電圧を走査電極の駆動電圧に重畳するため、この技術は有機EL表示装置に転用しても効果がない。

【0019】また、無機EL（薄膜EL）表示装置でも、シャドローイングが起こることが知られている。無機EL表示装置におけるシャドローイングは、発光画素の増加に伴う負荷電流の増加によって、駆動回路のオン抵抗によって電圧降下が生ずることが原因となって起こる。従って、無機EL表示装置では、ある走査電極に接続されたEL素子のうち同時に発光するEL素子が多いほど、発光するEL素子の輝度が低下する。

【0020】無機EL表示装置におけるシャドローイングの対策としては、ある走査電極が選択状態になっているときに、次の走査期間に選択状態となるデータ電極数に応じて、コンデンサに補正電圧を蓄積し、次の走査電極が選択状態となったとき、データ電極の駆動電圧にコンデンサより補正電圧を重畳する駆動電圧補正制御回路を用いて、データ電極に一定しないしほ一定の電圧を印加する技術や、特開平2-35491号公報に示されるように、同様の技術を、階調表示を行う表示装置で試みた技術がある。

【0021】上記技術は、有機EL表示装置においても有効であると思われるが、データ電極駆動部に、補正電圧保持用のコンデンサや、電圧重畳用のスイッチング素

子等が必要となるため、回路規模が大きくなるという問題点がある。

【0022】また、特開平6-71938号公報には、負荷電流の増減によって生じる駆動回路のオン抵抗における電圧降下の変動が発光輝度に影響することを防ぐ手段として、電圧値の異なる複数の電源を用意し、選択状態にあるデータ電極の数に応じて、電源を切り替える技術が示されている。

【0023】しかし、上記技術は、負荷増大時に電源電圧が安定になるのを防ぐものであり、有機EL表示装置の駆動電圧を補正するものではない。また、上記技術では、複数の電源が必要となることから、回路規模が大きくなるという問題点がある。

【0024】また、有機EL表示装置では、有機EL素子が容量性の負荷であることから、シャドローイングの他に、発光の立ち上がり速度が遅くなるという問題点がある。これに対する対策として、特開平9-232074号公報には、走査電極の切り換え時に、全ての走査電極を一旦同じ電位からなるリセット電位に接続するリセット期間を設ける技術が示されている。そこで、この技術はシャドローイングの対策に用いることも考えられる。

【0025】しかしながら、定電流駆動するようにした有機EL表示装置では、データ電極を定電流駆動させるデータ電極駆動部は、データ電極を流れる電流を一定にするように動作する。従って、このような有機EL表示装置では、上述のように、走査電極をリセット電位に接続するリセット期間を設けると、データ電極駆動部が、走査電極とデータ電極との間の電位差を拡大するように動作するため、リセット期間が本来の役割を果たさなくなる。従って、走査電極をリセット電位に接続するリセット期間を設ける技術は、シャドローイングの対策としては不十分である。

【0026】このように、従来のシャドローイングの対策や、シャドローイングと原因が同じである現象の対策は、有機EL表示装置におけるシャドローイングの対策としては不十分であることが分かる。

【0027】ところで、一般に有機EL表示装置では、有機EL素子の発光輝度が電流密度に依存するため、有機EL素子を定電流駆動するのが望ましいと考えられている。以下、有機EL表示装置において、有機EL素子を定電流駆動する際のシャドローイングについて考える。なお、以下の説明において、定電流回路とは、負荷の状態に関わらずに、設定された電流値を流すことのできる回路を指す。このような回路は、学術的には「電流源」と言われるが、ここでは、一般的に使われている「定電流回路」あるいは「定電流源」と呼ぶ。

【0028】図32は、定電流回路の一例を示す回路図である。この定電流回路は、制御入力端子、電源入力端子Pおよび出力端子Qを有する電流出力回路121を備

えている。出力端子Qは、検出抵抗122を介して負荷123に接続されている。検出抵抗122の非反転は、それぞれ差動増幅器124の反転入力端および出力端子に接続されている。差動増幅器124の出力端子は、電流出力回路121の制御入力端子に接続されている。このようにして、検出抵抗122の両端に生じる電圧は、差動増幅器124を通して電流出力回路121に制御入力端子に導通される。

【0029】図2に示した回路では、差動増幅器124の入力インピーダンスは十分大きく、差動増幅器124に分流する電流は無視できるので、電流出力回路121の出力電流122と検出抵抗122の両端に生じる電圧は、如何にかかわらず一定となるように制御されるものとする。これにより、検出抵抗122の両端に生じる電圧が負荷123にかかわらず一定になるので、出力電流122の電流値は負荷123にかかわらず一定になる。従って、負荷123から見れば、図3に示した回路は、定電流回路である。なお、負荷123と検出抵抗122は、定電流出力回路121の定電流動作に影響を与えないように注意すれば、定電流経路の都合のよいところに挿入できる。具体的には、電流出力回路121の自己消費電流が無視できるほど小さければ、負荷123と検出抵抗122を電源入力端子P側に挿入することもできる。

【0030】この他のよく利用される実質的な定電流回路としては、3端子電圧レギュレータを利用したものがある。この定電流回路は、3端子電圧レギュレータの出力端子に検出抵抗を介して負荷を接続し、検出抵抗と負荷との接続点の電圧を3端子電圧レギュレータの制御端子に施通するようにしたものである。この回路では、負荷の如何にかかわらず、検出抵抗の両端の電位差が一定になり、この回路は、負荷から見ると定電流回路となる。

【0031】更に他の定電流回路としては、トランジスタを用いたものがある。この定電流回路は、例えば世界効果トランジスタ(FET)のドレインに負荷を介して電源入力端子を接続し、ソースを検出抵抗を介して接地し、ゲートに一定電圧を印加するようにしたものである。この回路は、トランジスタが飽和領域にある限り、負荷が変動しても負荷には一定の電流が流れるため、定電流回路となる。なお、トランジスタは、バイポーラ型でもよい。

【0032】また、更に他の定電流回路としては、カレントミミリー回路を用いたものがある。この定電流回路は、2つの同特性のトランジスタのうちの一方のトランジスタのコレクタに負荷を介して電源入力端子を接続し、両トランジスタのエミッタを接地し、一方のトランジスタのベースに他方のコレクタおよびベースを接続すると共に、これらの接続点に検出抵抗を介して一定の電圧を印加するようになっている。この回路では、一

方のトランジスタのベースと他方のコレクタおよびベースの接続点に流入する電流が一定になり、負荷に流れる電流が一定になる。

【0033】これらの定電流回路のうち、トランジスタを用いたものとカレントミミリー回路を用いたものは、一定の電圧を入力する電圧制御電源である。

【0034】上述のような定電流回路を用いて有機EL素子を駆動するようにした場合には、走査電極駆動部におけるオン抵抗による電圧降下の影響は、定電流源で吸収されるため、シャドーイングは起こらない。しかしながら、定電流回路を用いた場合には、定電流回路中の検出抵抗のばらつきをなくさない限り、各走査電極駆動部の定電流値がばらついてしまい、各有機EL素子を安定した一定の輝度で発光させることができないという問題点がある。

【0035】また、定電流源は、一般に電圧源に比べて高価である。また、有機EL素子の発光面積が部分によって異なる表示器を定電流駆動する場合には、有機EL素子毎の電流密度は一定ではなくなるので、各有機EL素子を一定の輝度で発光させることができない。【0036】これらのことから、有機EL表示装置を駆動する場合も、電圧駆動の方が望ましいと考えられる。そのため、電圧駆動時にシャドーイングが起こらないような駆動方法が必要である。

【0037】本発明に係る問題点に鑑みてなされたものとして、その目的は、シャドーイングの発生を防止して、高品位の表示を可能とする表示装置を提供することにある。

【0038】課題を解決するための手段 本発明の表示装置は、複数の走査電極と、この複数の走査電極と交差するように設けられた複数のデータ電極と、これら両電極が交差する部分に配置されて両電極に接続され、両電極によって両端間に所定の電圧が印加されたときに発光する複数の発光素子とを有する表示器と、走査電極に対して選択状態と非選択状態とで異なる電圧を印加すると共に、走査電極を順に選択状態とするように走査電極を駆動する走査電極駆動手段と、選択状態の発光素子の両端間に所定の電圧が印加されるように、データ電極に対して選択状態と非選択状態とで異なる電圧を印加すると共に、データ電極を任意に選択状態とするようにデータ電極を駆動するデータ電極駆動手段と、1つの走査電極の選択時に検出して同時に選択されるデータ電極の総数に応じて値を輸出する検出手段と、各走査電極の選択時に、検出手段によって検出された値に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された発光素子の両端間に印加される電圧の値と印加期間の少なくとも一方を制御する制御手段とを備えたものである。

【0039】本発明の表示装置では、検出手段によっ

て、1つの走査電極の選択時に同時に選択されるデータ電極の総数に応じて値が検出され、制御手段によって、各走査電極の選択時に、検出手段によって検出された値に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された発光素子の両端間に印加される電圧の値と印加期間の少なくとも一方が制御される。

【0040】本発明の表示装置において、検出手段は、例えば、各走査電極の選択時に、同時に選択されるデータ電極の総数に応じて値として、走査電極駆動手段とデータ電極駆動手段の少なくとも一方において流れる電流の総量を検出する。

【0041】また、本発明の表示装置において、検出手段は、例えば、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出する。

【0042】また、本発明の表示装置において、制御手段は、例えば、選択状態の走査電極と選択状態のデータ電極とに接続された発光素子の両端間に印加される電圧の値を制御するために、データ電極駆動手段によって選択状態のデータ電極に印加される電圧を制御する。

【0043】また、本発明の表示装置において、制御手段は、例えば、選択状態の走査電極と選択状態のデータ電極とに接続された発光素子の両端間に印加される電圧の印加期間を制御するために、走査電極駆動手段による走査電極の選択期間とデータ電極駆動手段によるデータ電極の選択期間の少なくとも一方を制御する。

【0044】また、本発明の表示装置において、発光素子は、例えば有機エレクトロルミネッセント素子である。

【0045】【発明の実施の形態】 以下、本発明の実施の形態について図面を参照して詳細に説明する。

【第1の実施の形態】 図1は、本発明の第1の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。本実施の形態に係る表示装置は、マトリクス状に配置された走査電極およびデータ電極と、これら走査電極とデータ電極が交差する部分に形成され、両電極に接続された複数の発光素子としての有機EL素子を有している。有機EL素子は、両電極によって有機EL素子の両端間に所定の電圧が印加されたときに発光する。有機EL表示器1は本発明に係る表示装置に対応する。

【0046】本実施の形態に係る表示装置は、更に、有機EL表示器1の走査電極の駆動を行う走査電極駆動回路2と、有機EL表示器1のデータ電極の駆動を行うデータ電極駆動回路3と、有機EL表示器1に表示するデータや、表示に関するデータを入力する制御部4と、有機EL表示器1の表示タイミングや表示サイズ等の制御を行う表示制御部5と、表示制御部5に接続され、主制御部4から与えられる表示データを保持するための表示データ記憶部6と、主制御部4で使用されるクロックを生成し、このクロックを主制御部4に供給する発振器7

と、表示制御部5で使用されるクロックを生成し、このクロックを表示制御部5に供給する発振器8とを備えている。走査電極駆動回路2は本発明における走査電極駆動手段に対応し、データ電極駆動回路3は本発明におけるデータ電極駆動手段に対応する。

【0047】走査電極駆動回路2は、接続部12を介して、有機EL表示器1の走査電極に接続されている。本実施の形態では、複数のデータ電極は4つの組に分けられ、データ電極駆動回路3は、各組のデータ電極を駆動する4つのデータ電極駆動回路3A～3Dを有している。各データ電極駆動回路3A～3Dは、それぞれ、接続部13A～13Dを介して、各組のデータ電極に接続されている。接続部12、13A～13Dとしては、ヒートシールコネクタやフレキシブル基板等が用いられる。

【0048】本実施の形態に係る表示装置は、更に、信号線41を介して走査電極駆動回路2に接続された電流出力部21と、信号線42を介して電流出力部21に接続されと共に、表示器駆動電源線43を介して各データ電極駆動回路3A～3Dに接続された表示器駆動電圧発生部22とを備えている。電流出力部21は、各走査電極の選択時に、同時に選択されるデータ電極の線に応じた値として、走査電極駆動回路2において流れる電流の総量を検出するようになっている。表示器駆動電圧発生部22は、電流出力部21によって検出された電圧値に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の値を制御するために、データ電極駆動回路3A～3Dによって選択状態のデータ電極に印加される電圧を制御するようになっている。より詳しく説明すると、表示器駆動電圧発生部22は、走査電極駆動回路2におけるオン抵抗による電圧降下の値にかかわらず、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の値が一定になるように、選択状態のデータ電極に印加される電圧を制御する。電流出力部21は、本発明における検出手段に対応し、表示器駆動電圧発生部22は、本発明における制御手段に対応する。

【0049】主制御部4と表示制御部5は、制御バス31、データバス32およびアドレスバス33を介して接続されている。表示制御部5と表示データ記憶部6は、制御バス34、データバス35およびアドレスバス36を介して接続されている。

【0050】表示制御部5と、各駆動回路2、3A～3Dは、表示制御部5からの信号線37を介して接続されている。ラッチパルスは、選択状態とされる走査電極の切り替えるおよび1ライン分の表示のタイミングを示す信号である。表示制御部5と各駆動回路2、3A～3Dは制御バス38を介して接続されている。また、表示制御部5とデータ電極駆動回路3A～3Dは、データバス39を

【0067】本実施の形態では、走査電極駆動回路2内で、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量に对应した信号を検出し、この検出信号に基づいて、電流検出部2によって電流の総量を検出する。

【0068】図4は、走査電極駆動回路2内で、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量を検出するための手段の一例を示す回路図である。この例では、スイッチSW11〜SW1nのオン/オフのときの各スイッチSW11〜SW1nの両端の電位差、すなわちスイッチSW11〜SW1nの両端の電位差、すなわち電圧降下の値を、電流の総量に对应した信号として電流検出部21に送るようになっている。なお、図4では、走査電極COM1およびこれに接続されたスイッチSW1のみを示しているが、他の走査電極およびそれに接続されたスイッチについても同様の構成である。この例によれば、電流の総量に对应した信号を検出するために、新たに抵抗を付加する必要はないが、各スイッチSW11〜SW1nの両端の電位差を電流検出部21に送る必要がある。

【0069】図5は、走査電極駆動回路2内で、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量に对应した信号を検出するための手段の他の例を示す回路図である。この例では、スイッチSW11〜SW1nの接地側の端部を共通の抵抗20を介して接地し、抵抗20の両端の電位差、すなわち抵抗20による電圧降下の値を、電流の総量に对应した信号として電流検出部21に送るようになっている。なお、抵抗20の抵抗値は、この抵抗20による電圧降下が電流総量に影響を与えない程度に十分小さい値とする。この例によれば、電流の総量に对应した信号を検出するために、新たに抵抗20を付加しているが、電流検出部21に送る信号は、抵抗20の両端の電位差だけで済む。

【0070】図6は、電流検出部21の構成の一例を示す回路図である。この例における電流検出部21は、8ビットのアナログデジタル（以下、A/Dと記す。）変換器60を用いて構成したものである。A/D変換器60は、信号入力端子Vin、基準電圧入力端子Vref、ホールド信号入力端子HOLD、クロック入力端子CLKおよびデータ出力端子Q1〜Q8を有している。信号入力端子Vinには、走査電極駆動回路2から送られてくる電流の総量に对应した信号のハイレベル側の電圧が印加され、基準電圧入力端子Vrefには、走査電極駆動回路2から送られてくる電流の総量に对应した信号のローレベル側の電圧が印加されるようになっている。A/D変換器60は、入力端子Vin、Vref間の電位差をA/D変換して、8ビットのデジタル信号として出力端子Q1〜Q8より出力する。このデジタルの出力信号が、電流の総量に对应した信号となる。

【0071】次に、図7および図8を参照して、表示器

駆動電圧発生部22の具体的な構成の例について説明する。図7は、表示器駆動電圧発生部22の構成の一例を示す回路図である。この例における表示器駆動電圧発生部22は、デジタルポテンショメータ61を用いて構成したものである。デジタルポテンショメータ61は、8ビットのデジタルデータを入力する入力端子62と、この入力端子62に接続され、データの出力を制御する入力端子63と、このコントローラ64と、コントローラ64がデータを保持するメモリ64と、コントローラ64に接続され、入力データを制御する位置データにデコードするデコーダ65と、このデコーダ65に接続されたスイッチアレイ66と、このスイッチアレイ66に接続された抵抗アレイ67と、高抵抗抵抗端子68と、低抵抗抵抗端子69と、増動子端子70とを有している。

【0072】端子68と端子69の間には、多数の抵抗が直列に接続されている。各抵抗の接続点と端子68と端子69には、それぞれトランジスタを用いたスイッチの一端が接続されている。各スイッチの他端は端子70に接続されている。各スイッチは、デコーダ65の出力信号によって閉閉されるようになっている。

【0073】このデジタルポテンショメータ61では、入力端子62に入力されるデータに基づいて、端子68、70間の抵抗値が決定される。このデジタルポテンショメータ61を用いた表示器駆動電圧発生部22では、例えば、端子68に、有機EL素子の両端に印加すべき所望の電圧よりも大きい電圧を印加し、端子70より出力される電圧を駆動電圧VDDHとして、表示器駆動回路43を介して各データ電極駆動回路3A〜3Dに供給するようにする。これにより、データ電極駆動回路3A〜3Dに供給する駆動電圧VDDHを、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量に基づいて変えることが可能となる。

【0074】図8は、表示器駆動電圧発生部22の構成の他の例を示す回路図である。この例における表示器駆動電圧発生部22は、デジタルポテンショメータ61と安定化電源回路71とを用いて構成したものである。デジタルポテンショメータ61の構成は、図7と同様である。安定化電源回路71は、入力端子72と、出力端子73と、3端子可変レギュレータ74とを有している。3端子可変レギュレータ74は、入力端子75と出力端子76と制御端子77とを有し、入力端子75は入力端子72に接続され、出力端子76は出力端子73に接続されている。制御端子77と出力端子73との間には出力電圧設定用抵抗R1が接続されている。制御端子77には、レギュレータ保護ダイオードD1のアノードが接続され、このダイオードD1のカソードは入力端子73に接続されている。出力端子73には、レギュレータ保護ダイオードD2のアノードが接続され、このダイオードD2のカソードは入力端子72に接続されている。入力端子72は、駆動電圧発生部22を介して接

地されている。出力端子73は、出力電圧の過渡安定化用のコンデンサC0を介して接地されている。制御端子73は、リップル除去および電圧安定度向上用のコンデンサCadjを介して接地されている。

【0075】デジタルポテンショメータ61の端子68は、3端子可変レギュレータ74の制御端子77に接続され、デジタルポテンショメータ61の端子70は接地されている。また、安定化電源回路71の出力端子73は、表示器駆動回路43を介して各データ電極駆動回路3A〜3Dに接続される。

【0076】このような構成の表示器駆動電圧発生部22では、デジタルポテンショメータ61の端子68、70間の抵抗値に応じて、安定化電源回路71の出力端子73より出力される電圧が変化する。従って、データ電極駆動回路3A〜3Dに供給する駆動電圧VDDHを、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量に基づいて変えることが可能となる。

【0077】次に、図9を参照して、本実施の形態に係る表示装置で使用する有機EL表示器の構成の一例について説明する。図9は、有機EL表示器の構成の一例を示す説明図である。この例における有機EL表示器1は、基板91上にマトリクス状に配置されたホール注入電極（データ電極）92と電子注入電極（走査電極）93との間に、ホール注入電極92側から順に、ホール注入層93、ホール輸送層94、発光層95および電子注入層96が積層され、必要に応じて更に保護層が積層され、更にこれらの上にガラス等の封止板を配置した層を有する。有機EL素子は、ホール注入電極92と電子注入電極97の交差部分に形成される。この例では、基板91はガラス基板であり、データ電極92は透明電極である。

【0078】次に、図9に示した有機EL表示器の作製方法の一例について説明する。この例では、ガラス基板91上に、スパッタ法にて、ITOからなる両端約100nmの厚さに成膜する。次に、得られたITOからなる導線を、フォトリソグラフィを用いてエンッチングすることによってパターンニングすることによって、例えば256×64ドット（画素）のパターンを構成するホール注入電極92を形成する。

【0079】次に、上述のホール注入電極92と電極用配線等が形成されている基板の表面を紫外線オゾン洗浄した後、基板の表面に蒸着用マスクを装着し、真空蒸着装置の基板ホルダにその基板を固定して、装置内を減圧する。

【0080】次に、真空蒸着装置によって、ホール注入電極92上にポリオキシフェンを10nmの厚さに蒸着することによってホール注入層93を形成する。次に、真空蒸着装置において減圧状態を維持したまま、ホール注入層93の上に、N、N'-ジフェニル-N、N'-トリフェニル-4,4'-ジアミノ-1,1'-ビフェニル

(TPD)を35nmの厚さに蒸着することによって、ホール輸送層94を形成する。

【0081】次に、真空蒸着装置において減圧状態を維持したまま、ホール輸送層94の上に、トリス（8-キノリノ）アルミニウム（Alq3）を50nmの厚さに蒸着することによって、発光層95および電子注入層96を形成する。

【0082】次に、真空蒸着装置において減圧状態を維持したまま、基板91上に上記各層が形成された構造体を、真空蒸着装置からスパッタ装置に移し、スパッタ圧力1.0Paのスパッタリングによって、電子注入層96の上にAlLi（Li濃度：7.2at%）を50nmの厚さに成膜することによって電子注入電極97を形成する。その際のスパッタガスはArであり、投入電力は100Wであり、ターゲットの大きさは4インチであり、基板とターゲットの距離は90mmである。

【0083】次に、減圧を維持したまま、電子注入電極97まで形成された構造体を、他のスパッタ装置に移し、電子注入電極97の上に、Alターゲットを用いた直流スパッタ法により、Al保護電極を200nmの厚さに成膜する。上記の蒸着用マスクは、全ての層の形成が終了した時点で取り外す。最後に、Al保護電極まで形成された構造体にガラス封止板を貼り合わせて、有機EL表示器1の作製を終了する。

【0084】表示装置は、上述のようにして作製された有機EL表示器1を用いて、例えば以下のようにして作製される。すなわち、有機EL表示器1に対して、64出力のドライバICからなる1つの走査電極駆動回路2と、それぞれ64出力のドライバICからなる4つのデータ電極駆動回路3A〜3Dを、例えばTAB（Tape Carrier Package）実装する。更に、コントローラ、マイクログリッド等の制御回路が実装されたプリント基板（PCB：Printed Circuit Board）に、駆動回路2、3A〜3Dをフラットケーブルで接続することによって、表示装置が完成する。

【0085】次に、図10に示した流れ図を参照して、本実施の形態に係る表示装置の基本的動作の一例について説明する。

【0086】この動作では、まず、制御部4の初期設定が行われる（ステップS101）。次に、制御部4は、制御バス31を用いて、表示制御部5の入出力（以下、I/Oと記す）レジスタへの書き込みを指定する（ステップS102）。次に、制御部4は、データバス32とアドレスバス33を用いて、表示制御部5のコントロールレジスタに、表示器のサイズや解像度を示す表示設定情報を書き込み（ステップS103）。以後、表示制御部5は、その表示設定情報に従って、有機EL表示器1の表示制御を行う。

【0087】次に、制御部4は、制御バス31を用いて、表示制御部5に、表示データ配電部6への書き込み

を指示する(ステップS104)。次に、主制御部4は、データバス32とアドレスバス33を用いて、表示制御部5へ表示データを送信する。次に、表示制御部5は、制御部34を用いて駆動回路2において流れる電流の総量を検出する。駆動回路2は、電流検出部21によって検出された電流総量に基づいて、走査電極駆動回路2における有機EL素子の電圧降下の値にかかわらず、選択された有機EL素子の両端間に印加される電圧の値が一定になるように、データ電極駆動回路3A～3Dによって選択状態のデータ電極に印加される駆動電圧VDDHを制御する。

【0092】以上説明したように本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数に応じた値として、走査電極駆動回路2において流れる電流の総量を検出し、この電流総量に基づいて駆動電圧VDDHを制御するようにしている。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、発光状態の有機EL素子の両端間に印加される電圧の値が一定になるように制御でき、その結果、シャドーイングの発生を防止でき、高品位の表示が可能になる。

【0093】以下、本実施の形態に係る表示装置と比較例の表示装置とを数値に製作し、両者の特性を比較した結果について説明する。

【0094】まず、図11を参照して、比較例の表示装置の構成について説明する。この比較例の表示装置は、図1に示した本実施の形態に係る表示装置から、電流検出部21、表示器駆動電圧発生部22を除いた構成になっている。比較例の表示装置において、走査電極の数は64本、データ電極の数は256本である。比較例の表示装置では、走査電極駆動回路2におけるオン抵抗を32Ω、駆動電圧VDDHを12Vとし、有機EL素子1個あたり300μAの電流を流した。

【0095】次に、比較例の表示装置を用いて、図29に示したような図柄を表示させ、光学測定器を用いて発光領域111と発光領域113の発光強度を測定した結果について説明する。比較例の表示装置において、1本の走査電極に接続されている256個の有機EL素子が全て発光している場合には、走査電極に流れ込む電流は76.8mAであり、走査電極におけるオン抵抗による電圧降下は2.46Vであった。従って、その走査電極に接続された有機EL素子に印加されている電圧値は9.54Vである。1本の走査電極に接続されている256個の有機EL素子が全て発光している発光領域111における発光強度は73cd/m²であった。

【0096】また、比較例の表示装置において、1本の走査電極に接続されている全ての有機EL素子のうちの選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子には、駆動電圧VDDHに基づいて電流が

れ込む電流は38.4mAであり、走査電極におけるオン抵抗による電圧降下は1.23Vであった。従って、その走査電極に接続された有機EL素子に印加されている電圧値は10.77Vである。1本の走査電極に接続されている全ての有機EL素子のうちの128個の有機EL素子が全て発光している発光領域113における発光強度は83cd/m²であった。

【0097】従って、比較例の表示装置において、発光領域111と発光領域113の発光強度の差は12%であり、目視で角度むらを確認することができた。一般に、角度むらが気にならない角度差の範囲は5%以下とされているので、比較例の表示装置では、著しく表示品位が低下していると言える。

【0098】次に、本実施の形態に係る表示装置を用いて、図29に示したような図柄を表示させ、光学測定器を用いて発光領域111と発光領域113の発光強度を測定した結果について説明する。なお、比較例と同様に、本実施の形態に係る表示装置においても、走査電極の数を64本、データ電極の数を256本とし、走査電極駆動回路2におけるオン抵抗を32Ωとした。本実施の形態に係る表示装置では、駆動電圧VDDHは、走査電極駆動回路2において流れる電流の総量に応じて変化するが、有機EL素子の両端間に印加される電圧が12Vになるように駆動電圧VDDHを制御した。

【0099】本実施の形態に係る表示装置では、1本の走査電極に接続されている256個の有機EL素子が全て発光している発光領域111における発光強度は73cd/m²であった。一方、1本の走査電極に接続されている全ての有機EL素子のうちの128個の有機EL素子が全て発光している発光領域113における発光強度は74cd/m²であった。このように、本実施の形態に係る表示装置では、発光領域111と発光領域113の発光強度の差は、目視で角度むらが気にならない範囲内である5%以下となり、実際に目目で角度むらを確認できなかつた。

【0100】図12は、本実施の形態の変形例に係る表示装置の構成を示すブロック図である。この表示装置では、図1、4における電流検出部21が設けられておらず、信号線41、42は主制御部4に接続されている。この表示装置では、例えばマイクロコンピュータを用いて主制御部4を構成して、主制御部4にA/D変換機能を持たせる。このA/D変換機能を用いて電流の総量を検出するようになっている。この表示装置では、走査電極駆動回路2内で、各走査電極の選択時に走査電極駆動回路2において流れる電流の総量に対応した信号を検出し、この検出信号を信号線41を介して主制御部4に入力し、主制御部4によってA/D変換して、電流の総量を検出する。主制御部4によって検出された電流総量のデータは、信号線42を介して表示器駆動電圧発生部22に送られる。本変形例におけるその他の構成、作用および効

果は、図1に示した表示装置と同様である。

【0101】なお、本実施の形態において、走査電極駆動回路2において流れる電流の総量を検出する手段や、データ電極に印加される電圧を制御する手段は、上記の説明で挙げた例に限らない。

【0102】【第2の実施の形態】次に、図13を参照して、本発明の第2の実施の形態に係る表示装置について説明する。図13は、本実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。本実施の形態に係る表示装置は、各走査電極の選択時に、同時に選択されるデータ電極の総数に応じた値として、データ電極駆動回路3A～3Dにおいて流れる電流の総量を検出するようにしたものである。

【0103】本実施の形態に係る表示装置では、表示器駆動電圧発生部22とデータ電極駆動回路3A～3Dとの間の表示器駆動電圧線43の途中に、データ電極駆動回路3A～3Dにおいて流れる電流の総量を検出するための電流検出部23が設けられている。電流検出部23は、例えば、表示器駆動電圧線43の途中に設けられた抵抗と、この抵抗の両端の電位差をA/D変換して電流総量に対応した信号として出力するA/D変換器とを有している。表示器駆動電圧発生部22は、電流検出部23によって検出された電流総量に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の値が一定になるように、データ電極に印加される駆動電圧VDDHを制御する。電流検出部23は、本発明における検出手段に対応する。

【0104】本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数に応じた値として、データ電極駆動回路3A～3Dにおいて流れる電流の総量を検出し、この電流総量に基づいて駆動電圧VDDHを制御するようになっている。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、発光状態の有機EL素子の両端間に印加される電圧の値が一定になるように制御でき、その結果、シャドーイングの発生を防止でき、高品位の表示が可能になる。

【0105】本実施の形態に係る表示装置を用いて、図29に示したような図柄を表示させ、光学測定器を用いて発光領域111と発光領域113の発光強度を測定した結果は、第1の実施の形態と同様であった。

【0106】なお、本実施の形態においても、第1の実施の形態の変形例と同様に、電流検出部23でA/D変換を行う代りに、主制御部4でA/D変換を行うようにしてもよい。また、本実施の形態において、データ電極駆動回路3A～3Dにおいて流れる電流の総量を検出する手段や、データ電極に印加される電圧を制御する手段は、上記の説明で挙げた例に限らない。

【0107】本実施の形態におけるその他の構成、作用および効果は、第1の実施の形態と同様である。

【0108】[第3の実施の形態] 次に、図14ないし図16を参照して、本発明の第3の実施の形態に係る表示装置について説明する。図14は、本実施の形態に係る表示装置の全体の構成を示すブロック図である。本実施の形態に係る表示装置は、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、この検出結果に基づいて、データ電極駆動回路3A～3Dの出力を制御するようになっている。

【0109】本実施の形態に係る表示装置では、第1の実施の形態で設けられているデータ数検出回路24は、データ数検出回路24が設けられている。データ数検出回路24は、データバス39を通過する表示データから、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出する。表示装置は、データ数検出回路24によって検出されたデータ電極の総数に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の値が一定になるように、データ電極駆動回路3A～3Dによって選択状態のデータ電極に印加される駆動電圧V_{DD}を制御する。データ数検出回路24は、本発明における検出手段に対応する。

【0110】図15は、図14におけるデータ数検出回路24の構成を示す回路図である。この例におけるデータ数検出回路24は、8ビットのバイナリ入力・シリアル出力シフトレジスタ81と、アンドゲート82と、2進カウンタ83とを備えている。シフトレジスタ81は、8ビットのデータ入力端子A～Hと、シリアル・ロード入力端子S/Lと、クロック入力端子CLKと、出力端子Qとを有している。出力端子Qは、アンドゲート82の一方の入力端子に接続されている。クロック入力端子CLKは、アンドゲート82の他方の入力端子に接続されている。2進カウンタ83は、クロック入力端子CLKと、リセット入力端子RESETと、8ビットの出力端子Q1～Q8とを有している。アンドゲート82の出力端子は、2進カウンタ83のクロック入力端子CLKに接続されている。

【0111】このデータ数検出回路24では、データバス39を通過する表示データは、シフトレジスタ81の入力端子A～Hに入力され、シフトレジスタ81によってシリアルデータに変換されて、出力端子Qより出力される。アンドゲート82によって、シフトレジスタ81の出力と、シフトレジスタ81に入力されるクロックの論理積を求めることにより、同時に選択されるデータ電極の総数と同一数のパルスが生成される。このパルスは、2進カウンタ83によって計数され、2進カウンタ83より、同時に選択されるデータ電極の総数のデータQ1～Q8が出力される。このデータは表示装置駆動回路22

に送られる。

【0112】本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、このデータ電極の総数に基づいて、駆動電圧V_{DD}を制御するようになっている。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、発光状態の有機EL素子の両端間に印加される電圧の値が一定になるように制御でき、その結果、シャドイングの発生を防止でき、高品位の表示が可能になる。

【0113】本実施の形態に係る表示装置を用いて、図29に示したような図柄を表示させ、光学位置器を用いて発光領域111と発光領域113の発光強度を測定した結果は、第1の実施の形態と同様であった。

【0114】図16は、本実施の形態の変形例に係る表示装置の構成を示すブロック図である。この表示装置では、図14におけるデータ数検出回路24が設けられておらず、データバス39は主制御部4にも接続されている。この表示装置では、例えばマイコンコンピュータを用いて主制御部4を構成して、主制御部4に計数機能を持たせ、この計数機能を用いて、同時に選択されるデータ電極の総数を検出するようにしている。主制御部4は、検出したデータ電極の総数を表示装置駆動回路22は、主制御部4によって検出されたデータ数検出回路22に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の値が一定になるように、データ電極駆動回路3A～3Dによって選択状態のデータ電極に印加される駆動電圧V_{DD}を制御する。本変形例におけるその他の構成、作用および効果は、図14に示した表示装置と同様である。

【0115】なお、本実施の形態において、同時に選択されるデータ電極の総数を検出手段で、データ電極に印加される電圧を制御する手段は、上記の説明で挙げた例に限らない。

【0116】本実施の形態におけるその他の構成、作用および効果は、第1の実施の形態と同様である。

【0117】[第4の実施の形態] 次に、図17ないし図20を参照して、本発明の第4の実施の形態に係る表示装置について説明する。図17は、本実施の形態に係る表示装置の全体の構成を示すブロック図である。本実施の形態に係る表示装置は、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、この検出結果に基づいて、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の印加期間を制御するために、データ電極駆動回路3A～3Dによるデータ電極の選択期間を制御するようにしたものである。

【0118】本実施の形態に係る表示装置では、第1の

実施の形態における表示装置駆動回路22の代りに、データ側イネーブル信号発生回路25が設けられている。データ側イネーブル信号発生回路25は、信号線44を介して電流検出回路21に接続され、信号線45を介してデータ電極駆動回路3A～3Dに接続され、信号線37を介して表示制御部5に接続されている。データ側イネーブル信号発生回路25は、本発明における制御手段に対応する。

【0119】データ側イネーブル信号発生回路25は、電流検出回路21によって検出された電流総量に基づいて、データ電極駆動回路3A～3Dによるデータ電極の選択期間を制御するためのデータ側イネーブル信号を発生し、データ電極駆動回路3A～3Dに送る。データ側イネーブル信号は、例えば図33に示したデータ電極駆動回路3A～3D内のアンドゲート54に入力される。

【0120】図18は、データ側イネーブル信号発生回路25の構成の一例を示す回路図である。この例におけるデータ側イネーブル信号発生回路25は、デジタルポテンシオメータ85と、車安定マルチバイブレータ86とを備えている。デジタルポテンシオメータ85は、8ビットの入力端子Q1～Q8と、高抵抗端子V_{in}と、リセット端子V_{out}とを有している。なお、デジタルポテンシオメータ85の詳細な構成は、図7に示したデジタルポテンシオメータ61と同様である。車安定マルチバイブレータ86は、外付けコンデンサ端子C_xと、外付け抵抗・コンデンサ共通端子R_x/C_xと、負トリガ入力端子/Aと、正トリガ入力端子/Dと、リセット端子/RESETと、正相出力端子Qと、反相出力端子/Qとを有している。

【0121】デジタルポテンシオメータ85の高抵抗端子V_{in}には電源電圧V_{cc}が印加されている。デジタルポテンシオメータ85の駆動端子V_{out}は、車安定マルチバイブレータ86の外付け抵抗・コンデンサ共通端子R_x/C_xに接続されていると共に、コンデンサC_xを介して車安定マルチバイブレータ86の外付けコンデンサ端子C_xに接続されている。車安定マルチバイブレータ86の負トリガ入力端子/Aとリセット端子/RESETは接地されている。車安定マルチバイブレータ86の正トリガ入力端子Dには、信号線37を介して表示制御部5より送られてくるラッチパルスL₁が入力される。車安定マルチバイブレータ86の反相出力端子/Qより出力される信号は、データ側イネーブル信号E_Nとなる。

【0122】図18に示したデータ側イネーブル信号発生回路25では、車安定マルチバイブレータ86は、ラッチパルスL₁をタイミングの基準にして、各走査電極の選択期間中の所定期間だけローレベルとなるデータ側イネーブル信号E_Nを発生する。データ側イネーブル信号E_Nがローレベルとなる期間は、デジタルポテンシオメータ85の端子V_{in}、V_{out}間の抵抗値によって変化する。デジタルポテンシオメータ85の入力端子Q1～

Q8には、電流検出回路21によって検出された電流総量のデータが入力される。従って、データ側イネーブル信号E_Nがローレベルとなる期間は、電流検出回路21によって検出された電流総量に従って制御される。

【0123】図19は、本実施の形態における走査電極の電圧、データ電極の電圧およびデータ側イネーブル信号の状態の変化の一例を示したものである。この図において、(a)は任意の走査電極の電圧の変化を示し、(b)は任意のデータ電極の電圧の変化を示し、(c)はデータ側イネーブル信号の変化を示している。

【0124】図19に示した例では、任意の走査電極が選択状態のとき、任意のデータ電極は選択状態となる。データ側イネーブル信号は、走査電極の選択期間の終了直前の所定期間Tだけローレベルになり、他の期間ではハイレベルとなる。データ側イネーブル信号がローレベルになると、全てのデータ電極に駆動電圧が印加されることになるので、所定期間Tだけデータ電極の選択期間が短縮されることになる。本実施の形態では、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、有機EL素子の発光強度が一定になるように、所定期間Tは、電流検出回路21によって検出された電流総量が多いほど短くなるように制御される。

【0125】本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数に応じた面として、走査電極駆動回路2において流れる電流の総量を検出し、この電流総量に基づいて、データ電極駆動回路3A～3Dによるデータ電極の選択期間を制御することによって、選択状態の走査電極と選択状態のデータ電極とに接続された有機EL素子の両端間に印加される電圧の印加期間を制御する。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、有機EL素子の発光強度が一定になるように制御でき、その結果、シャドイングの発生を防止でき、高品位の表示が可能になる。

【0126】本実施の形態に係る表示装置を用いて、図29に示したような図柄を表示させ、光学位置器を用いて発光領域111と発光領域113の発光強度を測定した結果は、第1の実施の形態と同様であった。

【0127】図20は、本実施の形態の変形例に係る表示装置の構成を示すブロック図である。この表示装置では、図17における電流検出回路21およびデータ側イネーブル信号発生回路25が設けられておらず、信号線37、41、45は主制御部4に接続されている。この表示装置では、例えばマイコンコンピュータを用いて主制御部4を構成して、主制御部4にA/D変換機能とタイマー機能を持たせ、A/D変換機能を用いて電流の総

である。

【0152】本実施の形態に係る表示装置では、第4の実施の形態で説明した第2の実施の形態におけるデータ数検出回路24が設けられている。データ数検出回路24は、データバス39に接続され、このデータバス39を通過する表示データから、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出する。本実施の形態におけるデータ電極の総数は、第5の実施の形態におけるデータ電極の総数24によって検出されたデータ電極の総数に等しい。データ電極の総数は、第3A～3Dによるデータ電極の選択期間を制御するためのデータ側インネープル信号を発生し、信号線45を介してデータ電極駆動回路3A～3Dに送る。

【0153】本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、このデータ電極の総数に基づいて、データ電極駆動回路3A～3Dによるデータ電極の選択期間を制御することによって、選択状態の走査電極と選択状態のデータ電極との接続された有機EL素子の両端間に印加される電圧の印加期間を制御する。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、有機EL素子の発光強度が一定になるように制御でき、その結果、シャドウイングの発生を防止でき、高品位の表示が可能になる。

【0154】本実施の形態に係る表示装置では、図29に示したような図解を表示させ、光学測定器を用いて発光領域111と発光領域113の発光強度を測定した結果は、第1の実施の形態と同様であった。

【0155】図26は、本実施の形態の変形例に係る表示装置の構成を示すブロック図である。この表示装置では、図25におけるデータ数検出回路24およびデータ側インネープル信号発生回路25が設けられておらず、主制御部4に、信号線37、データバス39および信号線45が接続されている。この表示装置では、例えばマイクロコンピュータを用いて主制御部4を構成して、主制御部4に計数機能とタイマー機能を付与し、計数機能を用いて、同時に選択されるデータ電極の総数を検出すると共に、タイマー機能を用いてデータ側インネープル信号を発生するようにしている。主制御部4は、検出したデータ電極の総数に基づいてデータ側インネープル信号のローレベルの期間を制御する。本変形例におけるその他の構成、作用および効果は、図25に示した表示装置と同様である。

【0156】なお、本実施の形態において、同時に選択されるデータ電極の総数を検出する手段や、データ電極の選択期間を制御する手段は、上記の説明で挙げた例に限らない。

【0157】本実施の形態におけるその他の構成、作用および効果は、第3または第4の実施の形態と同様である。

る。

【0158】第9の実施の形態に、図27および図28を参照して、本実施の形態の第8の実施の形態に係る表示装置の全体構成の一例を示すブロック図である。本実施の形態に係る表示装置は、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、この検出結果に基づいて、走査電極駆動回路2による走査電極の選択期間を制御するようにしたものである。

【0159】本実施の形態に係る表示装置では、第8の実施の形態におけるデータ側インネープル信号発生回路25の代りに、走査側インネープル信号発生回路26が設けられている。本実施の形態における走査側インネープル信号発生回路26は、データ数検出回路24によって検出されたデータ電極の総数に基づいて、走査電極駆動回路2によるデータ電極の選択期間を制御するための走査側インネープル信号を発生し、信号線46を介して走査電極駆動回路2に送る。

【0160】本実施の形態では、各走査電極の選択時に、同時に選択されるデータ電極の総数を検出し、このデータ電極の総数に基づいて、走査電極駆動回路2による走査電極の選択期間を制御することによって、選択状態の走査電極と選択状態のデータ電極との接続された有機EL素子の両端間に印加される電圧の印加期間を制御する。従って、本実施の形態によれば、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路2におけるオン抵抗による電圧降下の値が変化しても、有機EL素子の発光強度が一定になるように制御でき、その結果、シャドウイングの発生を防止でき、高品位の表示が可能になる。

【0161】本実施の形態に係る表示装置を用いて、図29に示したような図解を表示させ、光学測定器を用いて発光領域111と発光領域113の発光強度を測定した結果は、第1の実施の形態と同様であった。

【0162】図28は、本実施の形態の変形例に係る表示装置の構成を示すブロック図である。この表示装置では、図27におけるデータ数検出回路24および走査側インネープル信号発生回路26が設けられておらず、主制御部4に、信号線37、データバス39および信号線46が接続されている。この表示装置では、例えばマイクロコンピュータを用いて主制御部4を構成して、主制御部4に計数機能とタイマー機能を付与し、計数機能を用いて、同時に選択されるデータ電極の総数を検出すると共に、タイマー機能を用いて走査側インネープル信号を発生するようにしている。主制御部4は、検出したデータ電極の総数に基づいて走査側インネープル信号のローレベルの期間を制御する。本変形例におけるその他の構成、作用および効果は、図27に示した表示装置と同様である。

【0163】なお、本実施の形態において、同時に選択

されるデータ電極の総数を検出する手段や、走査電極の選択期間を制御する手段は、上記の説明で挙げた例に限らない。

【0164】本実施の形態におけるその他の構成、作用および効果は、第8の実施の形態と同様である。

【0165】なお、本発明は、上記各実施の形態に限らず、種々変更が可能である。また、本発明は、表示装置がマトリクス電極構成の表示装置に限らず、表示装置がセグメント電極構成の表示装置にも適用することができ

る。

【0166】また、本発明は、有機EL表示装置に限らず、走査電極駆動回路におけるオン抵抗による電圧降下によって発光素子に印可される電圧が変動する表示装置全般に適用可能である。

【0167】

【発明の効果】以上説明したように、本発明の表示装置によれば、検出されたデータ電極の総数に基づいて、同時に同時に選択されるデータ電極の総数に等しい値を検出手段によって検出された値に基づいて、選択状態の走査電極と選択状態のデータ電極との接続された有機EL素子の両端間に印加される電圧の値と印加期間の少なくとも一方を制御することによって、走査電極に接続された有機EL素子のうちの発光状態の素子の数によって、走査電極駆動回路におけるオン抵抗による電圧降下の値が変化しても、発光素子の発光強度が一定になるように制御でき、その結果、シャドウイングの発生を防止でき、高品位の表示が可能になるという効果を得る。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る表示装置の全体構成の一例を示すブロック図である。

【図2】図1における有機EL表示器、走査電極駆動回路およびデータ電極駆動部の概略の構成を示す回路図である。

【図3】図1におけるデータ電極駆動回路の具体的な構成の一例を示すブロック図である。

【図4】図1における走査電極駆動回路内各走査電極の選択時に走査電極駆動回路において流れる電流の電圧に等しい値を検出するための手段の一例を示す回路図である。

【図5】図1における走査電極駆動回路内各走査電極の選択時に走査電極駆動回路において流れる電流の電圧に等しい値を検出するための手段の他の一例を示す回路図である。

【図6】図1における電流検出部の構成の一例を示す回路図である。

【図7】図1における表示器駆動電圧発生部の構成の一例を示す回路図である。

【図8】図1における表示器駆動電圧発生部の構成の他の一例を示す回路図である。

【図9】図1における有機EL表示器の構成の一例を説明するための説明図である。

【図10】本発明の第1の実施の形態に係る表示装置の基本的な動作の一例を示す流れ図である。

【図11】本発明の第1の実施の形態に係る表示装置に対する比較例の表示装置の全体の構成を示すブロック図である。

【図12】本発明の第1の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

【図13】本発明の第2の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図14】本発明の第3の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図15】図14におけるデータ数検出回路の構成の一例を示す回路図である。

【図16】本発明の第3の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

【図17】本発明の第4の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図18】図17におけるデータ側インネープル信号発生回路の構成の一例を示す回路図である。

【図19】本発明の第4の実施の形態における走査電極の電圧、データ電極の電圧およびデータ側インネープル信号の状態の変化の一例を示す波形状図である。

【図20】本発明の第4の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

【図21】本発明の第5の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図22】本発明の第6の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図23】本発明の第6の実施の形態における走査電極の電圧、データ電極の電圧およびデータ側インネープル信号の状態の変化の一例を示す波形状図である。

【図24】本発明の第7の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

【図25】本発明の第8の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図26】本発明の第8の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

【図27】本発明の第9の実施の形態に係る表示装置の全体の構成の一例を示すブロック図である。

【図28】本発明の第9の実施の形態の変形例に係る表示装置の構成を示すブロック図である。

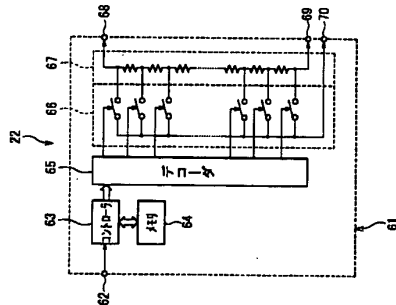
【図29】シャドウイングの一例を説明するための説明図である。

【図30】従来の表示装置におけるデータ電極の状態と走査電極に流れる電流の関係を説明するための説明図である。

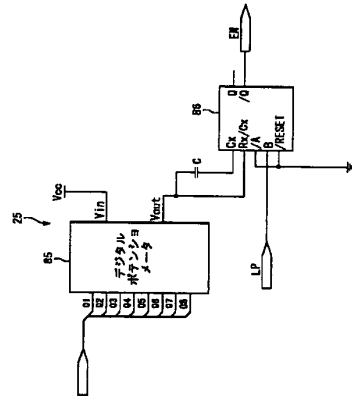
【図31】従来の表示装置におけるデータ電極の状態と走査電極に流れる電流の関係を説明するための説明図である。

【図32】定電流回路の一例を示す回路図である。

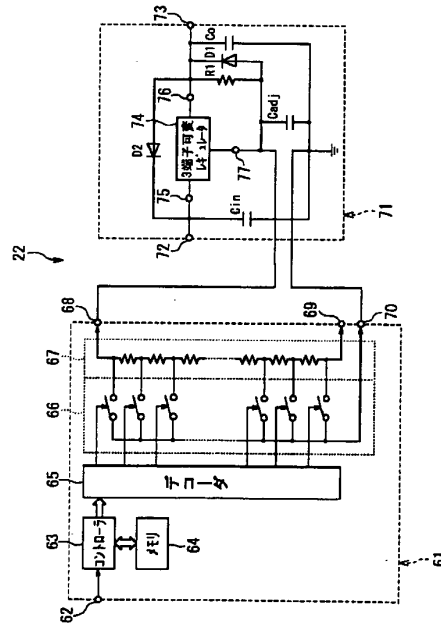
【図7】



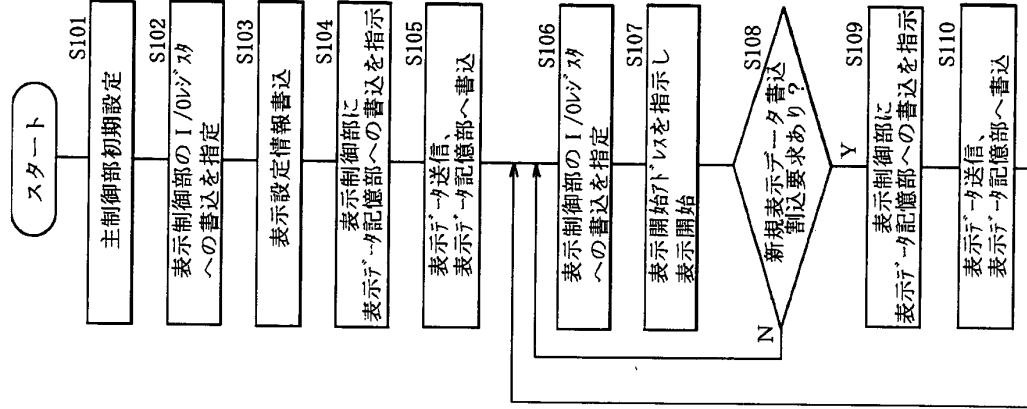
【図18】



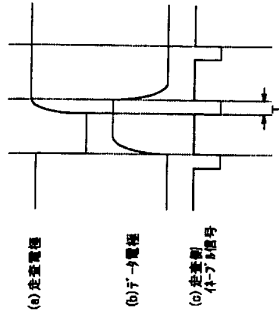
【図8】



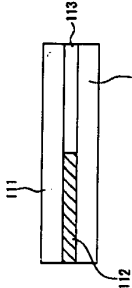
【図10】



【図23】



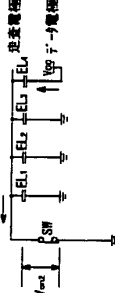
【図29】



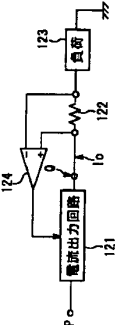
【図30】



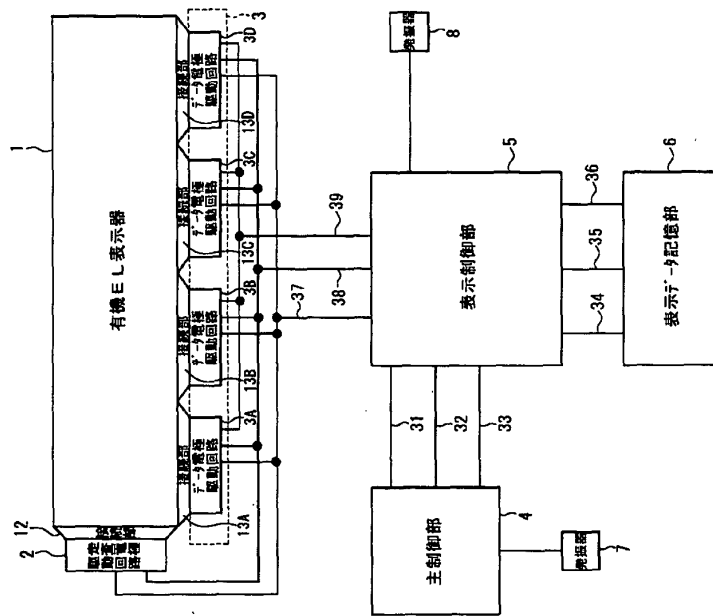
【図31】



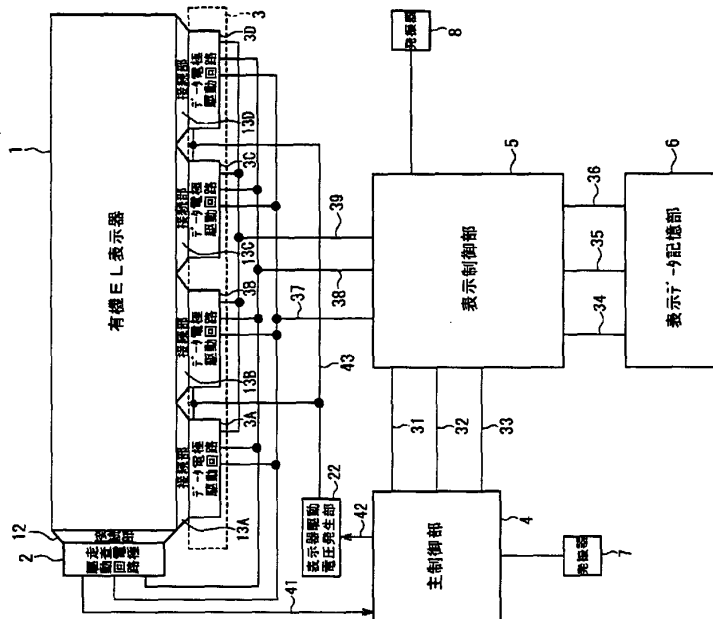
【図32】



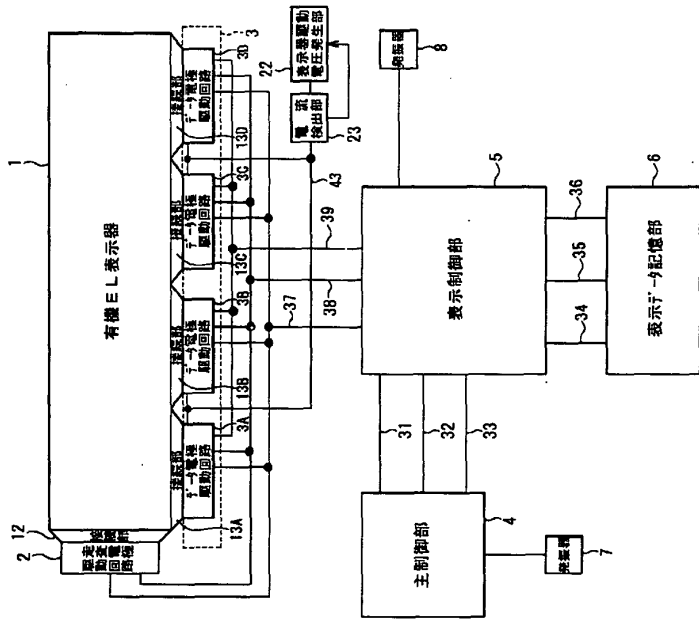
【図11】



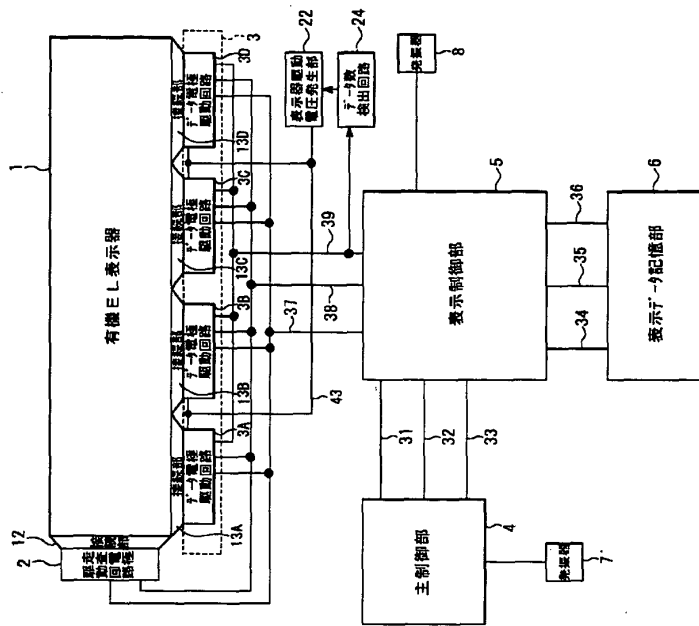
【図12】



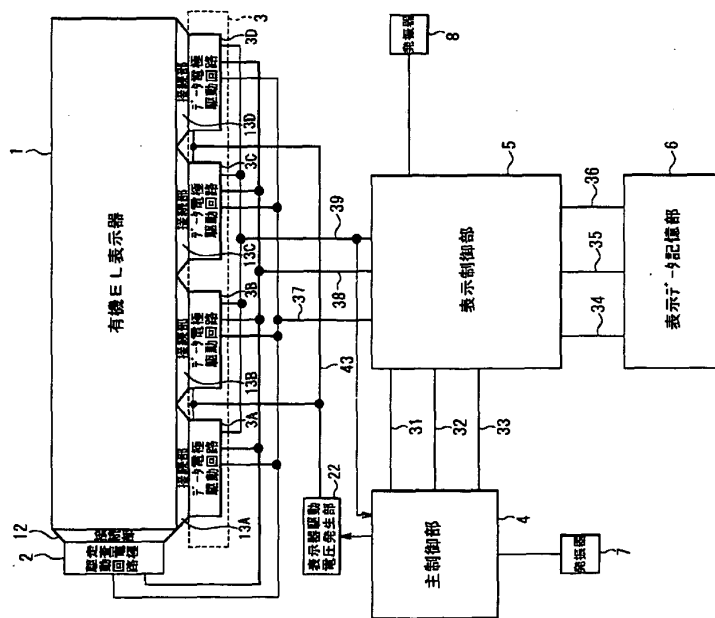
【図13】



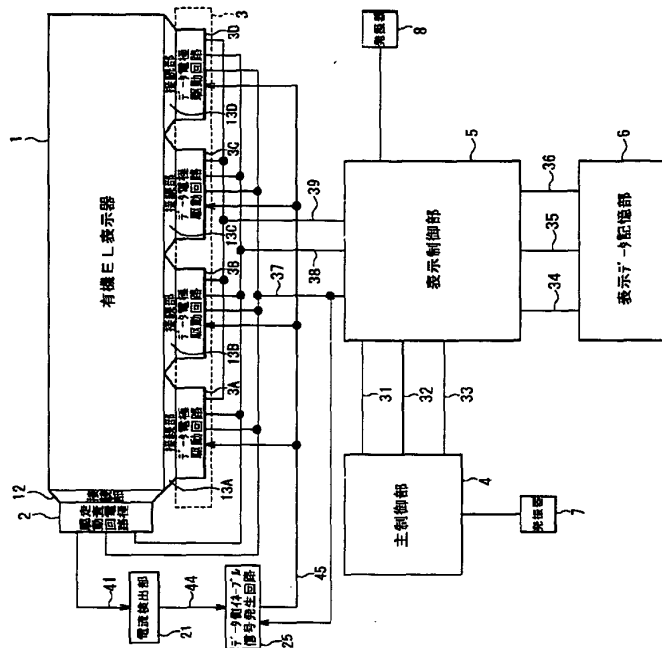
【図14】



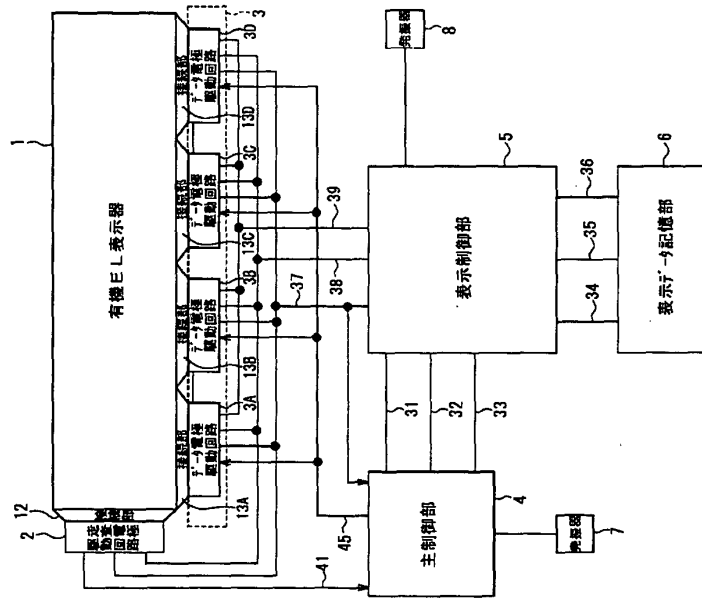
【图16】



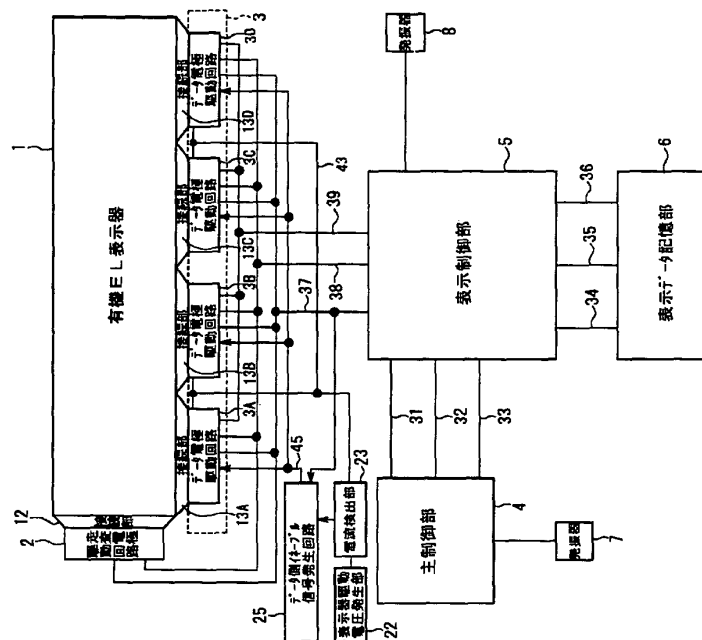
【图 17】



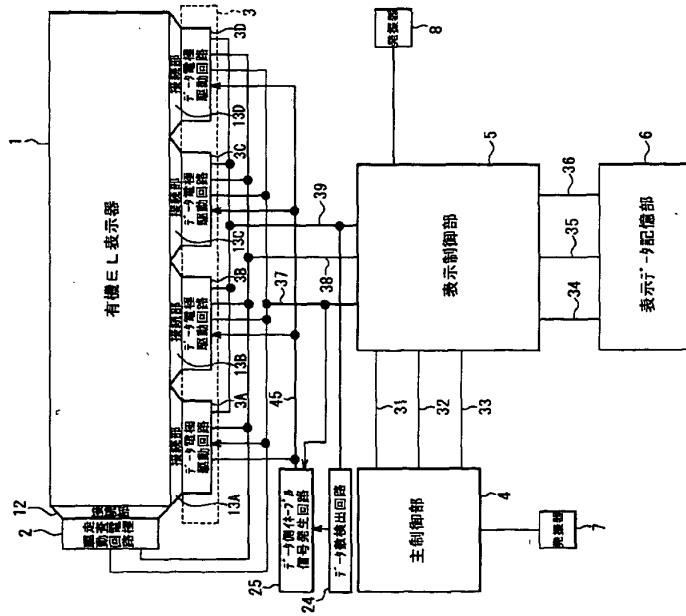
【图20】



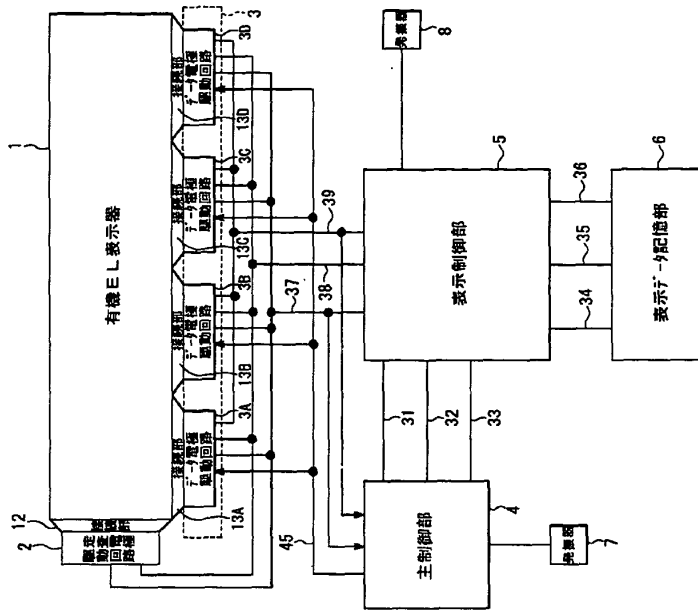
【图21】



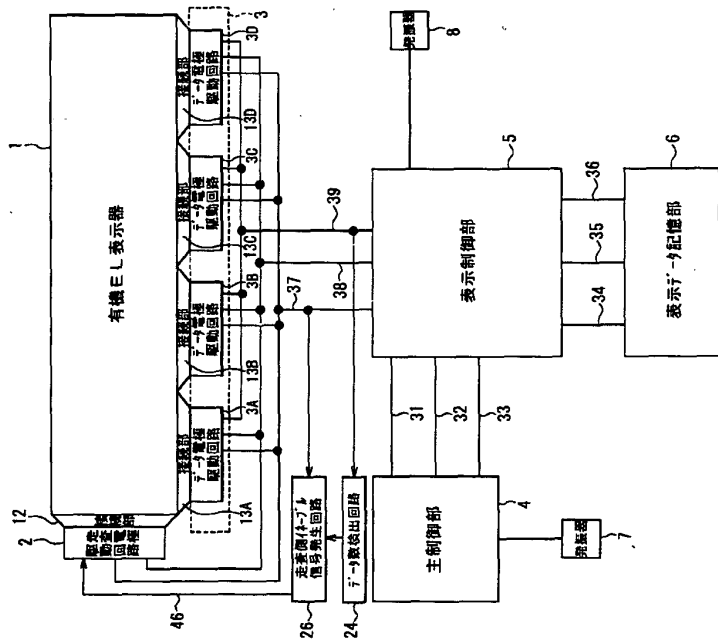
【図25】



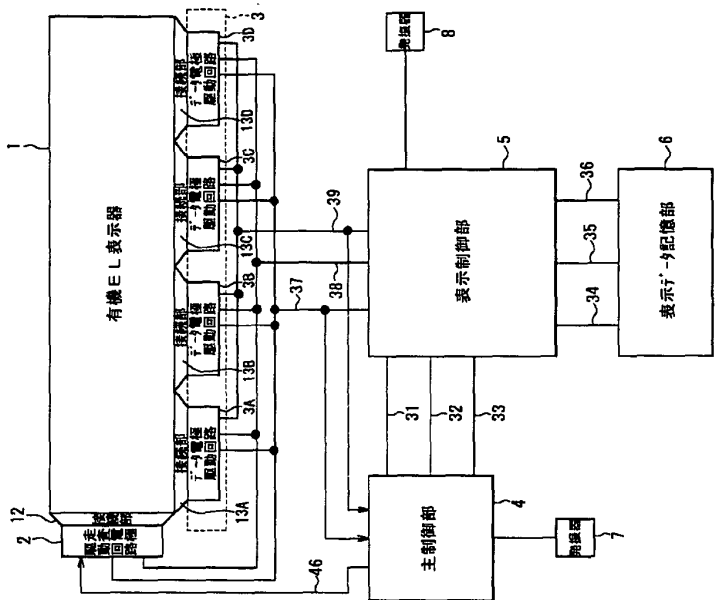
【図26】



【图27】



【图28】



フロントページの続き

(51) Int. Cl.⁷
G 09 G 3/20

F I
G 0 9 G 3/20 6 4 2 P
テークアウト (参考)

F. ターナー (参考)

2H093	N022	N24	N26	N50	N52
		ND12	NE10		
5C080	A406	B806	D005	E828	F077
	FF12	GG12	JJ02	JJ03	JJ04
			JJ06	JJ07	
5C094	A400	A404	A407	A453	A454
	B429	CA19	DB04	EA05	EB02
				GA10	